

文章编号: 1006-544X (2007) 03-0432-05

数模混合信号集成电路测试系统的同步策略

谭永红^{1,2}, 雷 跃², 赵明明¹

(1. 柳州铁路局 科学技术研究所, 广西 柳州 545007; 2. 柳州运输职业技术学院, 广西 柳州 545007)

摘 要: 介绍了数字同步的触发类型, 给出了标准总线和非标准总线条件下的同步触发方案. 对数模混合信号集成电路测试系统的同步、测量仪器内部时钟周期与数字周期的同步、采样频率与输入信号频率的同步进行了分析, 并给出了相关参数的约束关系. 提出了解决数模混合信号集成电路测试系统同步问题的有效方案, 使数模混合信号集成电路测试系统准确、稳定和可靠.

关键词: 数模混合信号; 测试系统; 数字同步; 触发方案

中图分类号: TN407

文献标志码: A

集成电路产品向混合信号电路以及系统级电路的发展, 导致集成电路测试系统向开放式、标准总线、模块化、标准化的数模混合信号系统发展. 然而, 系统级数模混合信号电路中既包含复杂的数字逻辑, 也包含许多模拟电路和 DAC、ADC 转换电路. 在测试混合信号电路时, 要使用混合信号电路系统中数字功能测试资源、模拟参数测试资源, 混合信号电路测试的专用仪器 AWG (任意波形产生器)、ACI (模拟捕捉仪)、DCI (数字捕捉仪) 等资源. 在执行测试的过程中必须有同步控制, 只有保证模块间的启停、仪器模块内部时序、仪器模块采样频率与输入信号频率的严格同步, 才能准确高效的完成预定测试任务.

1 测试系统的同步层次分析

图 1 是一个数模混合信号集成电路测试系统框图. 系统在执行测试的过程中, 可能动用数字测试资源测试混合信号电路中的数字电路, 测试到某一条件出现时, 需要启动某一仪器工作, 比如系统中的 AWG. 由于仪器需要做准备工作, 需要一定的建立时间才能真正按测试仪器自身要求的工作周期开始工作. 对每个测量仪器而言, 启动需要的延时值是一个确定的值, 可以由程序控制. 每个仪器工作的周期是各不相同的. 对于具

体的测试目标, 仪器的具体工作周期是可以由程序安排的. 这就是仪器内部时序同步问题.

当仪器工作结束或某一条件出现时, 给出相应标志信号, 这个结束信号可作为中断信号, 由系统主控计算机根据该中断信号作出相应处理, 也可作为对另一测量仪器的启动信号. 仪器标志信号的产生有下列两种情况.

(1) 可预见的仪器结束标志, 一般可由程序安排. 比如 AWG 产生某个信号, 就可由程序预先设置其产生波形的采样时钟周期、频率码、相位码及波形的重复周期数. 起动后 AWG 就产生连续的波形输出, 当重复周期数达到设置值时停止产生波形. 这种停止动作在程序中安排是已知事件. ACI、DCI 有后续的 DSP 处理, 以 DSP 处理结束时发生的结束中断作为结束标志信号是最佳选择^[1].

(2) 不可预见的仪器结束标志, 这是除 AWG、ACI、DCI 仪器之外的其他模拟仪器的情况. 每台仪器与主控计算机紧密相连, 但并不需要准确地与数字测试或其他仪器的工作有严格的时间制约关系, 仪器工作结束时给一个中断信号就可以了.

因此, 混合信号电路测试系统完成混合信号电路测试时, 数字测试资源与 AWG、ACI、DCI 仪器间的启停时间的严格相关性, 与其余仪器的

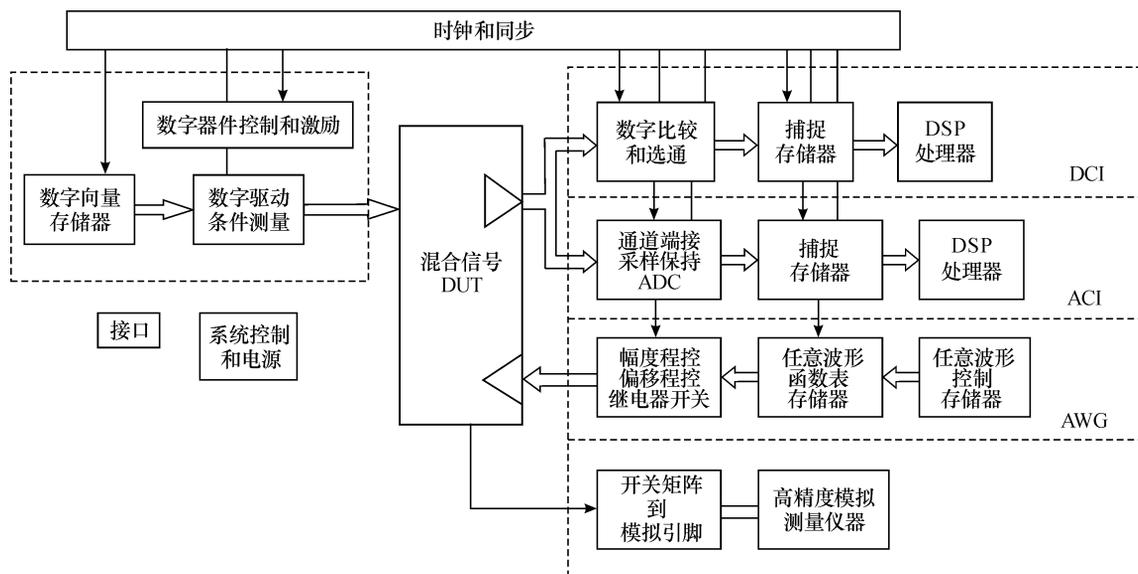


图1 数模混合信号集成电路测试系统框图

Fig. 1 Diagram of digital and analog mixed signal IC test system

启停时间的非严格相关性，即是所谓的同步性（模块间同步）。

基于数字信号处理技术的测量仪器，还需严格保证测量仪器的采样频率与输入信号频率必须同步。这是能否真正完成预定测试任务的关键，也是数模混合信号电路测试的最底层的同步。

综上所述，数模混合信号电路测试的同步包含模块间的启停、仪器模块内部时序同步及仪器模块采样频率与输入信号频率的同步。

2 测试系统的模块级数字同步

混合信号电路测试系统具有高数据速率、高定时准确度、高引脚数、高图形深度的数字测试能力^[2]。这就决定了混合信号电路测试系统的数字测试的基础性核心地位。另外，混合信号电路测试的时序是以数字测试为基础安排的，而数字测试是按指定的测试周期时间节拍进行的，显然采用数字同步模拟的数字同步方式最合理。

2.1 数字同步的触发类型

混合信号电路测试需要下列同步触发类型，共同形成对指定仪器模块的启停控制。

(1) 系统 trigger start 指在描述器件某个数字功能的向量块的头条向量上，安排对仪器模块作启动的触发信息。

(2) 系统 trigger stop 指在描述器件某个数字功能的向量块的末条向量上，安排对仪器模块

作停止的触发信息。

(3) 向量 trigger start 指在描述器件数字功能的任一条向量上，安排对仪器模块作启动的触发信息。

(4) 向量 trigger stop 指在描述器件数字功能的任一条向量上，安排对仪器模块作停止的触发信息。

在某一向量上安排的触发信息将包括触发类型和触发地址两部分内容。触发类型至少应有上述4种类型，至少应该设3位。触发地址指触发信号应送达的目标仪器。混合信号电路测试系统中，每个模块有一个惟一的编号，则仪器编号即为触发寻址的地址。考虑到寻址的仅为模拟仪器和AWG、ACI、DCI仪器，因此触发地址取6~8位较合适。

2.2 标准总线条件下的同步触发方案

在标准总线条件下，测量仪器模块在总线的插槽位置可自由安排、不受限制。因此，同步方案必须保证仪器模块的这一特性。尽可能利用同步的触发信息来完成混合信号电路测试系统内各种模块之间的同步，尽量避免各模块之间的直接信号触发来完成一些同步动作。对于现实存在的可能同时要触发多台测量仪器工作的解决方案，就需增加触发信息中目标仪器的个数。如果增加到4个目标地址，就可同时触发4台测量仪器同时开始工作。在正交幅度调制nQAMVI器件的测

试,或调制向量网络分析(MVNA)技术对微波功率放大器的S参数测量中就可能碰到.值得注意的是这种同步方案增加了同步信息的字宽,相应增加了传递同步信息的同步总线的宽度.

在标准总线条件下,考虑到触发类型的类型码至少应设3位,同时触发最多4台测量仪器;测试系统内同时存在的测量仪器总数不超过64台,即取6位编码,则同步存储器的字宽为27位,可实现同步触发的一种方案如图2所示.

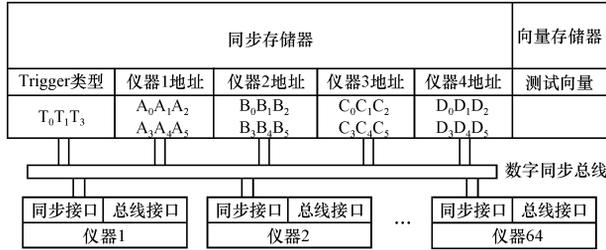


图2 标准总线条件的同步触发的方案

Fig. 2 Case of standard bus condition synchronous trigger

通过数字同步总线,把同步存储器中触发类型及4个被同步仪器的地址并行传送到系统中所有64个在线的测量仪器的同步接口,同步接口通过译码器和符合操作,识别出被选的目标仪器并使被选择的仪器得到指定的触发类型.

同步存储器与向量存储器有完全相同的地址、工作速度,即完全同步工作.在标准总线条件下的数字同步接口电路方案如图3所示.

2.3 非标准总线条件下的同步触发方案

非标准总线条件下,测试系统的各仪器模块在总线插槽位置是预先固定好的,各仪器间的位

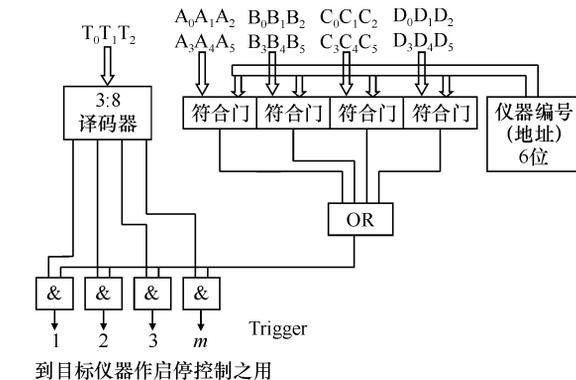


图3 标准总线条件的数字同步接口电路方案

Fig. 3 Case of standard bus condition digital synchronization interface circuit

置关系是固定的.在这种情况下,数字同步可采用数字触发与仪器中继串推触发的方案^[3].数字触发类型与上述相同,只是触发的目标只限1个仪器,而被触发的仪器可以输出该触发信号并送到相关联的、需同时触发的仪器作触发的信号,从而实现同时触发多台测量仪器.这种方案简化了同步总线和接口,同时增加了测量仪器接收触发和发送触发的能力.该同步方式可应用于自定义总线的混合信号电路测试系统中.图4为非标准总线条件下同步触发的方案.图5为非标准总线条件下,具有仪器中继串推触发的同步接口逻辑电路.图6为非标准总线条件下,同步触发仪器间的同步连接关系.

假设仪器1确定为触发的目标地址,而仪器2~4需要同时触发.这时同步总线的触发信息只有仪器1能接收.仪器1不管产生哪种触发信号,都会经同步接口输出1个OUT₁信号,该信号作为触发下一个仪器2的触发信号.仪器2的译码器

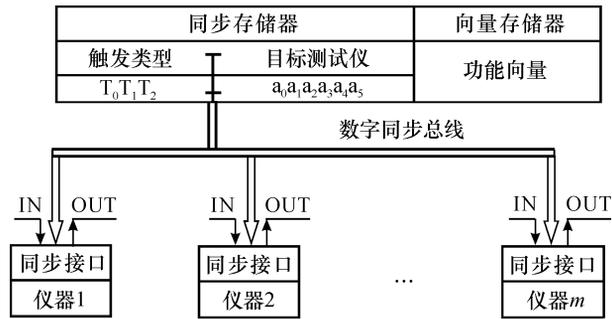


图4 非标准总线条件的同步触发方案

Fig. 4 Case of non-standard bus condition synchronous trigger

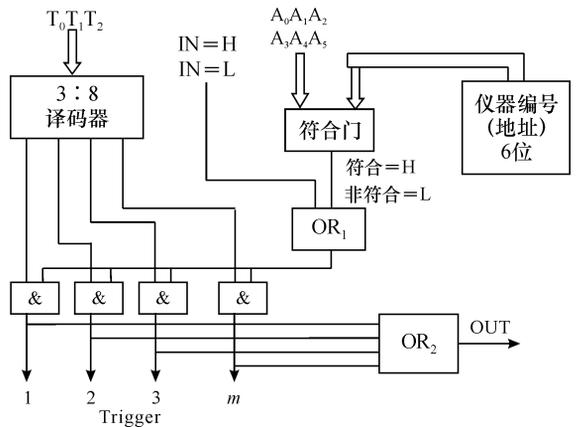


图5 具有仪器中继串推触发的同步接口逻辑电路

Fig. 5 Synchronous interface logic circuit with the instrument relay daisy chaining trigger

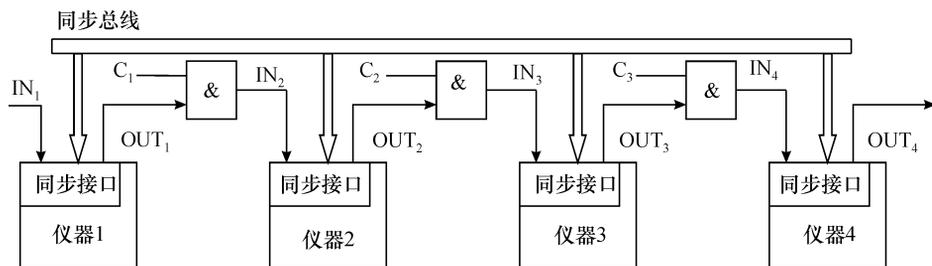


图6 同步触发仪器间的同步连接

Fig. 6 Synchronized connection between the synchronized trigger instruments

与仪器1译码器相同,仪器2不被选中,但仍有正常译码输出,此时符合门处非符合状态L, OR_1 开路,允许 $IN_2 = OUT_1$ 信号加到仪器2同步接口输入端,于是仪器2输出与仪器1相同的译码输出信号。同样道理,仪器3、仪器4也输出与仪器1相同的译码输出信号,这就实现了对4个仪器的同时触发启动。要注意的是,为了防止单个仪器同步触发时产生混乱,必须加入 C_1 、 C_2 、 C_3 控制信号。当同时触发这些仪器时, C_1 、 C_2 、 C_3 为高电平,使控制门接通,实现同时触发。当非同时触发时, C_1 、 C_2 、 C_3 均为低电平,断开对应的门,使这些仪器断开联系。

由于这种同时触发多个仪器的情况大多出现在 AWG、ACI、DCI 这3种仪器之间,而且仅在 AWG_1 — AWG_4 、 ACI_1 — ACI_4 、 DCI_1 — DCI_4 、 AWG — DCI 、数字模块与 ACP 等有限几种仪器组合时存在同时触发的可能,且这些仪器位置固定,因此只需增加少量控制门和1个连接状态寄存器就可完成这些可能出现的同时触发。

3 测量仪器模块内部时钟与数字周期的同步

每种测量仪器自身的工作速度取决于被测设备的工作速度,可以选择高于或低于数字测试周期对应的频率。这就要求测试仪自身必须有自己独立存在的超级时钟发生器。该发生器具有独立编程设置周期和延迟时间的能力。模块间的同步其实就是对超级时钟启动停止的控制。启动信号加入后,不能马上让超级时钟产生信号,必须等待仪器本身一切准备工作完成之后才开始发出超级时钟的信号,这个准备时间可以在超级时钟发生器中预先设定。延迟时间的起算点显然是触发

信号出现的时刻,延迟值可以很大也可以很小,超级时钟发生器的时钟周期和延迟时间的分辨力要求很高,可取 32.5 ps 或更小。这种超级时钟发生器很好地解决了测量仪器时钟与数字测试周期的同步问题。显然,主导仪器模块内部时钟与数字测试周期同步的是上一级模块的数字同步。模块内部时钟是被数字同步启动的,启动仪器模块的数字向量触发时间和仪器准备时间是可知和可控的,即仪器模块内部时钟是以数字周期为准进行同步的。

4 仪器采样频率与输入信号频率的同步

仪器内部时钟主要被用作采样时钟。毫无疑问,仪器内部采样时钟是与数字周期同步的。那么被测信号周期与采样周期的同步,也就是被测信号周期与数字采样周期的同步。下面对这个被测信号周期与采样周期的同步关系的建立进行分析^[4]。

被测信号的周期为 T_1 , 对应频率为 F_1 , 完成测量用 M 个信号周期。测试仪的采样时钟周期为 T_s , 对应频率为 F_s , 完成对 M 个信号周期的采样数为 N 。由于物理概念上有 $N/F_s = M/AF_1$ 成立,得 $F_1/F_s = M/N$ 。对该式进行分析。

① M 必须是整数, M 必须取较小的整数以便迅速完成测量。

② M 和 N 必须互为素数(除1之外无公倍数), 以免浪费时间和降低信息量。不为素数意味着总的采样点中有许多重复,这就减少了信息,又浪费了宝贵的采样时间。

③ N 应适量取大,以保证傅里叶变换的准确度;但 N 又不能太大,要保证计算时间较少。

④ 为方便进行傅里叶快速处理,要求 N 是 2 的整数幂.

⑤ T_s 必须是超级时钟周期分辨力的整数倍.

⑥ $F_s > 2 F_1$, 被测信号最高频率必须满足采样定理.

满足上述 6 个条件的 F_1 、 F_s 、 M 、 N , 就可以最佳地实现 F_1 与 F_s 的同步.

5 结 语

数模混合信号集成电路测试系统的同步包含模块间的启停同步、仪器模块内部时序同步及仪器模块采样频率与输入信号频率的同步. 本文将数模混合信号集成电路测试系统中强大的数字测试功能作为同步背景, 巧妙地利用模块级数字同

步, 给出两种同步触发方案, 为保证数模混合信号集成电路测试系统的准确性、稳定性和可靠性提供了一种设计思想.

参考文献:

- [1] 赵负图. DSP 处理器和微控制器硬件电路 [M]. 北京: 化学工业出版社, 2006: 310 - 356.
- [2] 冯建科, 张生文, 郭士瑞. VXI 数模混合信号集成电路测试系统 [J]. 电子测量与仪器学报, 2005, 19 (2): 52 - 57.
- [3] 赵负图. 数字逻辑集成电路手册 [K]. 北京: 化学工业出版社, 2005: 482 - 493.
- [4] 刘君华, 申忠如, 郭福田. 现代测试技术与系统集成 [M]. 北京: 电子工业出版社, 2005: 55 - 62.

Synchronous Strategy of Digital and Analog Mixed-Signal IC Test System

TAN Yong-hong^{1,2}, LEI Yue², ZHAO Ming-ming¹

(1. Science and Technology Research Institute of Liuzhou Railway Administration, Liuzhou 545007, China;

2. Liuzhou Transport Vocational Technical College, Liuzhou 545007, China)

Abstract: Based on the synchronization analysis of digital and analog mixed-signal IC test system, the type of digital synchronized trigger and the synchronous trigger methods under the standard bus condition or the non-standard bus condition are introduced. From the analysis of the synchronization of measuring instrument internal clock cycle, the digital cycle and the synchronization of sampling frequency and the input signal frequency, the constraint relationship of the relative parameters is put forward. At last, an effective solution to the synchronization of digital and analog mixed signal IC test system is found so that the test system works accurately, stably and reliably.

Key words: digital and analog mixed signal; test system; digital synchronization; trigger method